

9-2-2020

Analysis of Floating Memcapacitor Emulator and Its Application in Filter Circuits

Guisan Li

1. Nanshan College, Yantai 265713, China;;

Dongsheng Yu

2. China University of Mining and Technology, Xuzhou 221116, China;

Follow this and additional works at: <https://dc-china-simulation.researchcommons.org/journal>



Part of the Artificial Intelligence and Robotics Commons, Computer Engineering Commons, Numerical Analysis and Scientific Computing Commons, Operations Research, Systems Engineering and Industrial Engineering Commons, and the Systems Science Commons

This Paper is brought to you for free and open access by Journal of System Simulation. It has been accepted for inclusion in Journal of System Simulation by an authorized editor of Journal of System Simulation.

Analysis of Floating Memcapacitor Emulator and Its Application in Filter Circuits

Abstract

Abstract: *A new equivalent circuit for emulating floating memcapacitor based on active analog chips was designed. By taking square and sinusoidal voltage waveforms as excitation signals, respectively, the frequency-dependence of pinched hysteresis loops of the memcapacitor emulator was tested. In consideration of the controllable memcapacitance, memcapacitor was utilized to structure filters in order to obtain tunable cutoff frequency. Based on PSPICE software, circuit and macro models were used to construct π filter circuits, respectively. Voltage signal containing low and high frequency components were used to test the low pass filtering ability of this circuit. The behaviors of filtered output and simulation errors were analyzed. The testing results indicate that these new filters have different input-output characteristics from typical filters consisted of traditional circuit elements and can be widely used in future circuit design.*

Keywords

memcapacitor, PSPICE, filter circuit, cutoff frequency

Recommended Citation

Li Guisan, Yu Dongsheng. Analysis of Floating Memcapacitor Emulator and Its Application in Filter Circuits[J]. Journal of System Simulation, 2015, 27(1): 201-208.

悬浮型忆容器电路模型及其滤波电路分析

李贵三¹, 于东升²

(1. 烟台南山学院, 烟台 265713; 2. 中国矿业大学, 徐州 221116)

摘要: 基于有源器件设计了一种新的悬浮型二端口忆容器的等效模拟电路。分别采用方波和正弦波作为激励信号, 验证了忆容器等效电路的磁滞环和频率依赖特征。考虑到忆容器元件容抗的可控性, 将其应用在滤波器电路中, 能够获得可调的截止频率。借助PSPICE软件, 分别基于电路模型和宏模型搭建了两种由忆容器元件组成的II型低通滤波电路。分析了滤波电路的输入输出关系, 以包含高、低两种频率成分的电压信号验证系统的滤波能力, 并与实验结果进行误差对比分析。结果表明此新型滤波电路可有效滤除高频信号, 低通滤波能力良好, 且在无控制条件下输出特性异于传统滤波电路, 具有进一步研究和开发的价值。

关键词: 忆容器; PSPICE; 滤波电路; 截止频率

中图分类号: TP391.9 文献标识码: A 文章编号: 1004-731X (2015) 01-0201-08

Analysis of Floating Memcapacitor Emulator and Its Application in Filter Circuits

Li Guisan¹, Yu Dongsheng²

(1. Nanshan College, Yantai 265713, China; 2. China University of Mining and Technology, Xuzhou 221116, China)

Abstract: A new equivalent circuit for emulating floating memcapacitor based on active analog chips was designed. By taking square and sinusoidal voltage waveforms as excitation signals, respectively, the frequency-dependence of pinched hysteresis loops of the memcapacitor emulator was tested. In consideration of the controllable memcapacitance, memcapacitor was utilized to structure filters in order to obtain tunable cutoff frequency. Based on PSPICE software, circuit and macro models were used to construct II filter circuits, respectively. Voltage signal containing low and high frequency components were used to test the low pass filtering ability of this circuit. The behaviors of filtered output and simulation errors were analyzed. The testing results indicate that these new filters have different input-output characteristics from typical filters consisted of traditional circuit elements and can be widely used in future circuit design.

Keywords: memcapacitor; PSPICE; filter circuit; cutoff frequency

引言

早在1971年, 美国L.O. Chua教授依据4个基本电路变量之间的对称关系, 预测除电阻、电感和电

容之外还存在第4个最基本的二端电路元件: 忆阻器^[1]。但由于合成技术限制, 忆阻器并未引起足够的研究兴趣。2008年HP实验室宣布利用TiO_x薄膜成功制造出纳米级忆阻器件^[2], 忆阻器及其相关研究开始得到研究者们重视。2009年, L.O.Chua教授将忆阻器元件的特性推广到电感和电容, 提出了忆感器和忆容器的概念^[3]。由于记忆元件尚无产品面世, 对它们的研究仍依赖于各种等效模型。相对于



作者简介: 李贵三(1953-), 男, 辽宁辽阳人, 本科, 教授, 研究方向为机械设备智能控制、故障诊断、非线性电路; 于东升(1983-), 男, 江苏徐州人, 博士, 研究方向为新能源发电技术。

收稿日期: 2014-02-25 修回日期: 2014-10-09

忆阻器，忆容器的研究工作起步较晚。文献[4]利用SPICE软件基于状态描述和本构关系设计了两种电荷控制型忆容器仿真模型，并通过暂态分析验证了忆容器特征图谱。文献[5]采用非线性Joglekar窗函数来模拟忆容器的边界效应，并结合SPICE代码进行了仿真分析。借助跨导放大器的电压和电流跟随特性，文献[6]提出了一种综合型模拟电路模型，实现了忆阻器向忆容器模型的转换。Pershin等人借助运算放大器的电压跟随特性，将一个数字电位型忆阻器转换成忆容器，但存在寄生串联电阻的问题^[7]。文献[8]指出了单运放忆容器模型的不足，并提出了一种高精度、无寄生电阻的忆容器等效模型。文献[9]将光敏电阻构成的忆阻器用于忆容器电路模型设计，通过分析电压-电荷相图，实验验证了模型的频率依赖特征。

需要指出的是，前述研究中忆容器等效电路模型均具有一端必须接地的限制，这在很大程度上限制了模型的应用范围。文献[10]分析了跨导运算放大器设计悬浮型忆容器的可行性，文献[11]给出了具体电路并依托RC选频网络完成了实验验证。上述悬浮型忆容器电路模型均需要忆阻器作为支持，存在电路复杂、不易操作的局限性。因此，设计一种无忆阻器且具有悬浮型端口的忆容器模型是非常有意义的。

由于具有特殊记忆及阻抗可控特性，记忆元件组成的电路也已成为国内外研究的热点课题。文献[12]将忆阻器应用到低通和带通滤波电路中，通过控制忆阻值实现了对截止频率的调节，提高了滤波器的灵活性。但文中提出的忆阻器仿真模型无法通过电路实现。固态TiO₂忆阻器被用于设计二阶有源低通和带通滤波器以获取可调的带宽和品质因数^[13]。文献[14]借助于二氧化钒型的忆阻特性，设计了具有自适应能力的带通滤波器，并从概念上给出忆容器和忆感器串联滤波时的前提条件。但前述工作仅限于可行性探讨，均未对滤波器的滤波能力进行分析和验证。电容器是低通滤波电路的关键组成部分，有关忆容器构成滤波电路的研究还尚未展开。

因此，研究由忆容器低通滤波电路具有重要意义。

本文在设计悬浮型忆容器等效电路模型的基础上，研究了一种基于忆容器的π型低通滤波电路，并对滤波能力进行了仿真分析。

1 等效模型

忆容器元件具有可控的容值和更小的体积。为了更好的研究其动态特性和潜在应用，设计高效、易实现的忆容器等效电路模型是必要的。

1.1 电路模型

作为一种基本电路元件，忆容器的定义对应于电荷的积分 q 和磁通 ϕ ，可以分为电荷积分控制型和磁通控制型。磁通控制型的忆容器可以由以下方程式表示^[3]：

$$q(t) = C_M(\phi) \cdot v_C(t) \quad (1)$$

其中： C_M 为忆容值； v_C 为忆容器端电压。本文提出的悬浮型忆容器电路模型如图1所示。模型包含两个运算放大器TL084，一个乘法器AD633，两个跨导运算放大器AD844，分别标记为U1，U2，U3，U4和U5。与其他忆容器模型相比，图1模型具备浮动端口且不需要忆阻器支持，电路结构简单，元器件少，成本更低。

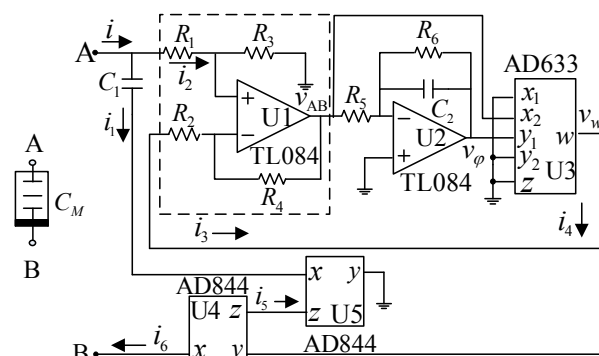


图1 悬浮型忆容器电路模型

U1和 R_1 - R_4 组成差分减法电路以获取忆容器端电压。U2构成积分电路以获取磁通 ϕ 。引入并联电阻 R_6 是为了抑制积分电路的零漂，阻止运放输出饱和。乘法器U3建立了忆容器状态变量电荷和电压之间的非线性数学关系。

令 $R_1=R_2=R_3=R_4$, 根据运算放大器的“虚短”、“虚断”特性及基尔霍夫定律, 可得电路模型端电压 v_{AB} 及电流 i

$$v_{AB} = v_A - v_w, \quad i = i_1 + i_2 \quad (2)$$

v_{AB} 经过积分电路即可得到代表磁通的电压 v_ϕ ,

$$v_\phi = -\frac{1}{R_5 C_2} \int_{t_0}^t v_{AB} d\tau \quad (3)$$

依据AD633的输入输出规律, 可得U3输出电压为

$$v_w = \frac{(v_{x1} - v_{x2}) \cdot (v_{y1} - v_{y2})}{10} + v_z = -\frac{1}{10} v_\phi \cdot v_{AB} \quad (4)$$

跨导运放AD844芯片可保证其 z 端电流跟随 x 端电流, 且 I_z 与 I_x 方向相同; x 端电压跟随 y 端电压, y 端输入电流为0A。可以得到,

$$i_1 = C_1 \frac{dv_A}{dt}, \quad i_1 = i_5 = i_6, \quad v_B = v_w \quad (5)$$

电流 i_2 可以用下式计算

$$i_2(R_1 + R_3) = v_A \quad (6)$$

若 R_1 和 R_3 的取值非常大, i_2 的值可以忽略不计。由此可得忆容器电流为

$$i = i_1 = C_1 \frac{dv_A}{dt} \quad (7)$$

对式(7)左右两端进行积分运算, 并结合式(3)~(5)得到

$$q = v_{AB} \cdot C_1 \left(1 + \frac{1}{10R_5 C_2} \phi_{AB}\right) \quad (8)$$

由式(8)可以看出, 电路模型满足磁通控制型忆容器的定义, 其等效忆容值可表示为

$$C_M = C_1 \left(1 + \frac{1}{10R_5 C_2} \phi_{AB}\right) \quad (9)$$

若假设AB端激励为正弦电压信号 $v_1 = U_{in} \sin(2\pi ft)$, 则根据(9)可求出忆容值为

$$C_M(f) = \frac{1}{C_1} \left(1 - \frac{U_{in}}{20\pi R_5 C_2 f} \cos(2\pi ft)\right) \quad (10)$$

为了保证 C_M 始终为正, 输入频率 f , R_5 及 C_2 须满足以下条件

$$f > \frac{U_{in}}{20\pi R_5 C_2} \quad (11)$$

由此可得忆容值的调节范围为

$$0 < C_M(\phi) < \frac{2}{C_1} \quad (12)$$

式(10)-(12)在理论上表明了图1电路模型的正确性, 调用时只需将AB端子接入对应电路即可。相对于物理电路实验, 电路仿真可以有效缩短测试周期, 降低成本。PSPICE是一款专业的电路仿真软件, 因具有精确的数模混合仿真能力、易于优化和客户器件模型设计、丰富的模型库等优点, 被认为是PC级最准确的模数仿真工具。通过合理调用PSPICE元件库, 即可构建等效忆容器的电路仿真模型。

1.2 宏模型

图1所示电路模型存在两点局限性。一是采用模拟差分减法电路和积分电路的组合来获取状态变量 ϕ 。差分减法电路会导致电流误差, 而为了抑制零漂, 积分电容上并联阻值较大的电阻, 会在相位和幅值上影响积分运算结果。二是电路包含多个有源器件, 电路仿真中易出现输出饱和现象。特别是在分析多记忆元件构建的电路时, 电路参数的调试将变得困难, 仿真速度慢。若能够建立一个可直接调用的等效仿真模块, 在电路设计时就会更加简捷、方便。

在PSPICE电路仿真中, 宏模型是用一系列的等效数学关系式来表达一个复杂或者新型器件内部变量关系, 以达到简化电路和提高精度的目的。采用宏模型可以大量地节省计算机内存并提高仿真速度。描述子电路宏模型的一组语句格式一般为^[15]:

```
·SUBCKT<NAME>[NODE1 NODE2...]
```

```
...
```

```
·ENDS
```

即子电路宏模型的描述以SUBCKT为起始, 以ENDS为终止, 两个语句之间按照PSPICE规定的格式语句描述子电路结构, 包括描述器件模型的MODEL语句。起始语句中的<NAME>为宏模型的引出端编号。宏模型的部分可以包括子电路, 即在描述语句·SUBCKT和·ENDS之间可调用另外宏模型, 但宏模型的定义不可以嵌套。以忆容器宏模型为例, 基于16.3.0版PSPICE仿真软件编写的代码如下:

```

* PSpice Model Editor - Version 16.3.0
*$
.SUBCKT memC Plus Minus PARAMS:
+ C1=1uF R5=51K C2=0.1uF IC=0
Emc Plus Minus value={(v(charge) +
IC*Cinit)/CM(v(flux))}
Gflux 0 flux value={(V(plus,minus))}
Cflux flux 0 1
Rflux flux 0 1G
Gq 0 charge value={I(Emc)}
Cq charge 0 1
Rq charge 0 1G
.func CM(x)={C1 + C1*x/(10*R5*C2)}
.ENDS memC
*$

```

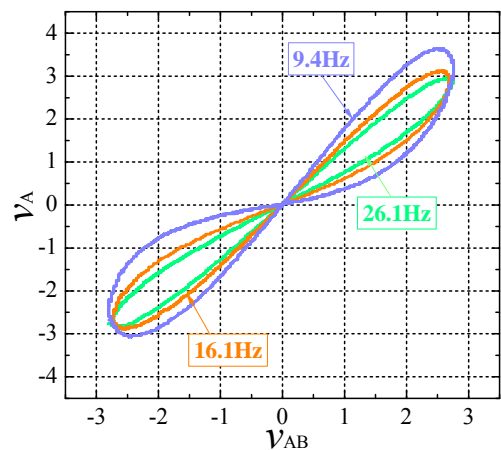
编制完成后可采用一个简单的器件符号代表该宏模型，并将其添加到 PSPICE 模型库中以备调用。因宏模型的建立是基于精确数学关系式，不存在运算电路引入误差，模拟精度高。只需要调用器件符号就可以调用子电路，可极大地提高效率，减少仿真误差和仿真时间。

在后面的分析中，将首先基于电路元器件构建图1所示忆容器等效电路，然后编制忆容器宏模型，并将电路模型与宏模型仿真结果进行比较，以分析电路模型中减法电路、积分电路和有源器件引入的等效误差。

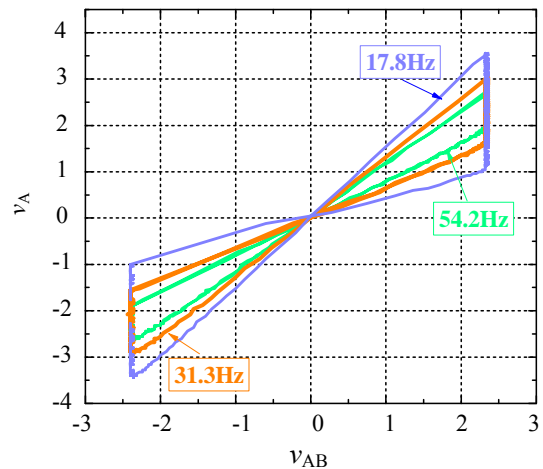
2 频率特性仿真分析

为了验证模型的正确性，基于上述理论分析，以忆容器为例搭建 PSPICE 电路模型进行测试。AD633 及 AD844 取自 ANLG_DEV 器件库，TL084 取自 OPAMP 器件库。通过 Simulation Settings 选项卡设置最大仿真步长 0.001，电压最佳精度 1 μV 、电流最佳精度 0.001 μA 、暂态迭代次数上限 200、直流偏置迭代上限 150。电路取值分别为： $R_1=R_2=R_3=R_4=1\text{M}\Omega$ ， $R_5=51\text{k}\Omega$ ， $R_6=680\text{k}\Omega$ ， $C_1=1\mu\text{F}$ ， $C_2=100\text{nF}$ 。直流供电电压为 $\pm 15\text{V}$ 。由于忆容器的电荷 q 不易精确测量，但与电容 C_1 的端电压成线性

比例关系，因此可用 v_A 表示 q 。当激励正弦电压幅值为 2.78 V，在频率 f 分别为 9.4 Hz，16.1 Hz，26.1 Hz 时，电压 v_{AB} 和电荷 q 的李萨如图相轨迹如图 2(a) 所示。可以看出，忆容器磁滞环均穿越原点，表明当端电压为 0 时其存储的电荷也为 0，与式 (8) 吻合。磁滞环随着频率的增加出现了明显的收缩，且频率越大收缩越严重，反映了此电路模型具备典型的忆容器磁滞环频率依赖现象。在电压幅值不变的条件下，采用占空比为 50% 的方波测试此忆容器，在频率 f 分别取 17.8 Hz，31.3 Hz，54.2 Hz 时，忆容器端电压 v_{AB} 和电荷 q 的李萨如图相轨迹如图 2(b) 所示。同样地，忆容器磁滞环穿越原点，且随着频率的增加出现收缩。这些测试结果反映了本文设计的模拟电路具备忆容器的典型输入输出特性。



(a) 正弦信号激励



(b) 方波信号激励

图2 忆容器相轨迹

为了进一步分析电路仿真模型的等效误差, 在相同参数条件下, 仿真电路模型和宏模型, 并与实验物理电路进行比较。在电压幅值 2.78 V, 频率 $f=10\text{ Hz}$, $f=20\text{ Hz}$ 和 $f=400\text{ Hz}$ 的条件下分别测试滤波电路中忆容值的最大和最小值, 结果列于表 1。可以看出, 电路模型和物理电路对应的最大忆容值均小于宏模型, 最小值与宏模型差别很小, 且误差随着频率增大而减小。相对于宏模型, 电路模型与物理电路之间的误差更小。电路仿真误差主要是由减法和积分电路引起。实验误差不仅来源于减法和积分电路, 同时受到测量手段及外部干扰的影响。由于最大误差不足 5%, 在电路分析中 (特别是频率较高时) 可忽略不计。表 1 测试结果验证了电路和宏模型的有效性。

表 1 电路仿真模型、宏模型及实验忆容值对比(单位: μF)

频率	仿真模型		宏模型		物理电路	
	C_{Max}	C_{Min}	C_{Max}	C_{Min}	C_{Max}	C_{Min}
10 Hz	1.820	0.128	1.868	0.132	1.785	0.137
20 Hz	1.407	0.571	1.434	0.566	1.371	0.579
200 Hz	1.033	0.946	1.043	0.957	1.029	0.921

3 新型滤波电路仿真分析

为了进一步探讨忆容器应用于低通滤波电路的可行性, 本节借助 PSPICE 仿真软件研究基于忆容器的 π 型低通滤波电路。

3.1 基于忆容器的 RC 滤波电路

单电容滤波器多用于对滤波效果要求不高、负载电流小的应用场合。为了尽可能的减小电压波动, 须增大滤波电容值, 但会导致滤波器体积增大且价格升高。比较实用的办法是采用更为合理可行的 RC 滤波电路, 在保证滤波效果的前提下尽可能的降低滤波电容体积和成本。由电容和电阻构成的 π 型滤波器是一种常用的低通滤波器电路。若利用忆容器取代 π 型滤波器中的电容, 可以构成新的非线性低通滤波电路, 如图 3(a)所示。其中, 端子 A 与滤波电阻 R 相连。此低通滤波器的输入和输出电压可以用如下微分方程描述

$$\begin{cases} \frac{du_{in}}{dt} = \frac{i_{in}(t)}{C_{M1}} - \frac{u_{in} - u_{out}}{C_{M1}R} \\ \frac{du_{out}}{dt} = \frac{u_{in} - u_{out}}{C_{M2}R} - \frac{u_{out}}{C_{M2}R_L} \end{cases} \quad (13)$$

其中: R_L 为输出端负载电阻; u_{out} 为负载电阻端电压。 C_{M1} 和 C_{M2} 分别为忆容器的忆容值。2 个忆容器的电路参数均与仿真参数相同。在输入滤波信号和控制信号的共同作用下, 忆容器容抗会发生变化。当滤波电阻 $R = 400\ \Omega$, 负载电阻 $R_L = 20\ \text{k}\Omega$, 忆容值在 $[0.1, 0.5]\ \mu\text{F}$ 的范围内变化时, 低通滤波器的幅频响应如图 4 所示。滤波截止频率随着忆容值的增大而减小, 在 $0.1\ \mu\text{F}$ 和 $0.5\ \mu\text{F}$ 时对应的截止频率分别为 $15.9\ \text{kHz}$ 和 $3.18\ \text{kHz}$ 。因此, 可通过改变忆容值来调整滤波器的截止频率, 改善滤波效果。

因忆容值由输入滤波信号和控制变量决定, 输入侧和输出侧的忆容器应具有不一样的动态行为。测试输入电压取 $u_{in} = 0.2 \sin(2\pi f t)$, 当激励频率 f 分别为 $200\ \text{Hz}$ 和 $800\ \text{Hz}$ 时, 输出侧电压波形如图 5(a) 所示。可以看出, 在幅值上输出电压 u_{out} 小于输入电压 u_{in} ; 在相位上输出电压 u_{out} 滞后输入电压 u_{in} ; 并且输入和输出波形的幅值和相位之差随着输入信号频率的增大而增大。这个测试结果表明忆容器的容抗会随着输入信号频率的增大而减小。

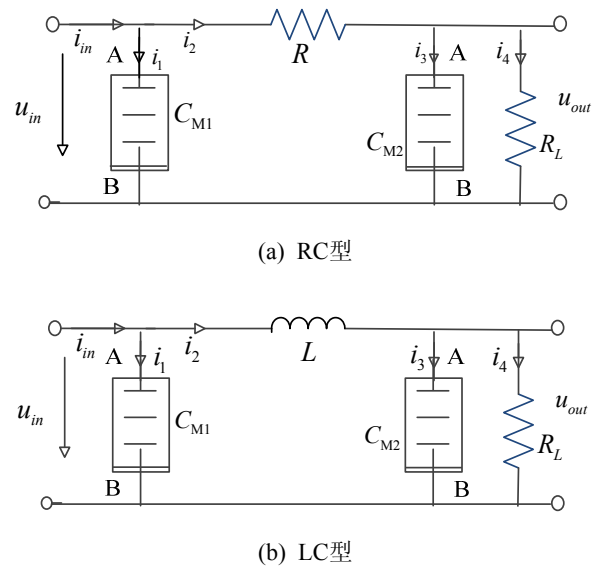


图 3 新型滤波电路

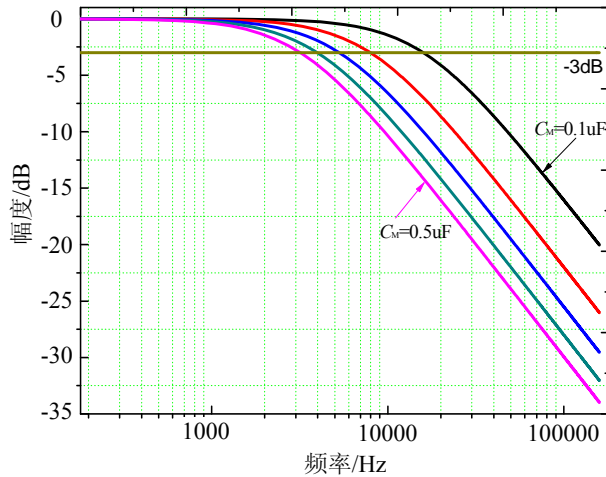
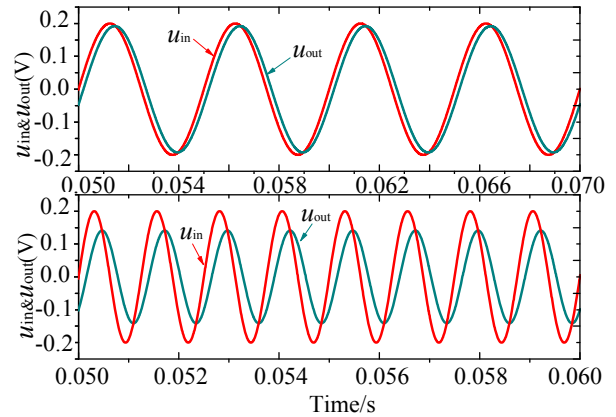


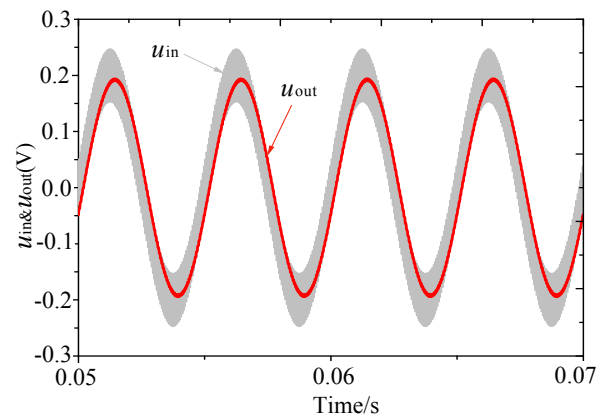
图4 幅频响应

测试中发现, 忆容值的变化规律基本不受高频分量的影响, 即20 kHz的高频成分不改变忆容值, 这个结论与式(10)是一致的, 也从侧面反映了忆容器的工作特性。可测得 C_M 和 u_{out} 的值域均随着激励频率的增大而收缩, 这个测试结果与忆容器的磁滞环频率依赖特性是一致的。在基频200 Hz、无控制信号注入的条件下, 可以计算出 C_{M1} 和 C_{M2} 的取值范围分别为 $[0.12, 0.53] \mu\text{F}$ 和 $[0.37, 0.45] \mu\text{F}$, 对应的截止频率可在 $[0.89, 1.13] \text{kHz}$ 范围内调整。为了证明电路的低通滤波能力, 输入电压 u_{in} 上叠加高频信号, 即 $u_{in}=0.2\sin(2\pi f t)+0.05\sin(2\pi f_h t)$, 高频频率 $f_h=20\text{kHz}$ 。此电压信号经过由忆容器组成的低通滤波器, 得到的输出时域波形如图5(b)所示。

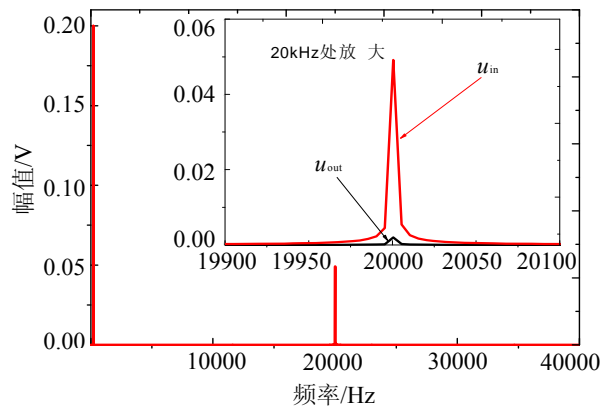
可见, 输入电压峰值达到了0.25 V, 且叠加了高频分量。在经过滤波器后, 高频部分基本上消失了。输出电压波形为规则正弦, 幅值为0.195V, 损失很小。输出波形与输入信号之间存在较为明显的相位偏差, 输出滞后输入约 15° 。为了更为直观地分析此低通滤波器的滤波效果, 分别对输入和输出信号进行频率谱分析, 结果如图5(c)所示。在基频200 Hz处, 输入和输出幅值基本一致, 其中输入信号为0.2 V, 输出信号为0.197 V。在高频20 kHz处, 输入信号幅值为0.05 V, 而输出信号幅值只有0.001 V, 输出信号幅值分量大大小于输入信号。这说明所采用的滤波电路能很好的实现低通滤波。



(a)



(b)



(c)

图5 π 型RC滤波电路仿真测试

3.2 基于忆容器的LC滤波电路

由电感和电容组成的低通滤波器一般采用 π 型或T型, 多用于滤除特定频率或整流电路。以 π 型滤波器为例, 在输入侧配置电容器是为了对输入信号中的直流分量产生很大的阻抗。因此, 可以有效地抑制交流分量的通过。同时, 串联电感器可以稳

定直流电流并且进一步阻碍交流分量的通过。输出侧的电容可以再次抑制交流分量, 只输出需要的直流分量。

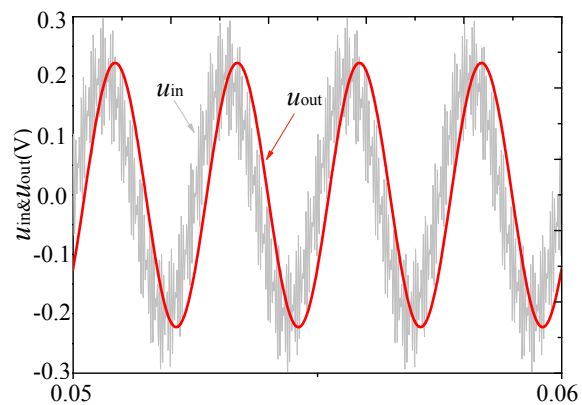
利用前述的忆容器取代π型滤波器中的电容, 可得到一种新的非线性低通滤波电路, 如图3(b)所示。基于基尔霍夫定律, 此滤波电路的系统方程可以表示为

$$\begin{cases} \frac{du_{in}}{dt} = \frac{i_{in}}{C_{M1}} - \frac{1}{C_{M1}L}(\varphi_{in} - \varphi_{out}) \\ \frac{du_{out}}{dt} = \frac{1}{C_{M2}L}(\varphi_{in} - \varphi_{out}) - \frac{u_{out}}{C_{M2}R} \\ \frac{d\varphi_{in}}{dt} = u_{in} \\ \frac{d\varphi_{out}}{dt} = u_{out} \end{cases} \quad (14)$$

滤波电路采用的忆容器参数与仿真参数相同, 线性电感值 $L=0.4\text{ H}$, 负载 $R_L=2\text{ k}\Omega$ 。与 RC 滤波电路测试信号不同, 输入电压在基频上叠加了 2 个高频分量, 以进一步测试低通滤波电路对不同高频信号的过滤能力, 即 $u_{in}=0.2\sin(2\pi f t)+0.05\sin(2\pi f_{h1}t)+0.05\sin(2\pi f_{h2}t)$, 两个高频分量频率分别为 $f_{h1}=20\text{ kHz}$ 和 $f_{h2}=25\text{ kHz}$ 。仿真得到的时域输入输出波形如图 6(a)所示。可以看出, 输入信号经过滤波器后变为规则正弦波形, 波形幅值为 0.2223 V , 略小于输入幅值但大于基频分量幅值。输出波形在相位上滞后输入约 26° , 较为明显。对输入输出信号进行频率谱分析, 如图 6(b)所示。输入信号在 $f_{h1}=20\text{ kHz}$ 和 $f_{h2}=25\text{ kHz}$ 处有两个高频分量, 幅值均为 0.05 V 。输出信号在 f_{h1} 和 f_{h2} 两个频率点幅值基本为 0 , 表明此低通滤波器对高频信号的过滤效果良好。需要指出的是, 当基频较小时电压 u_{out} 在相位上滞后于输入电压 u_{in} , 当频率增大到一定程度后 u_{out} 在相位上超前于输入电压 u_{in} 。因此可通过增加输入频率将电路由容性变为感性。相位随频率变化的特性反映出滤波电路对输入频率敏感。

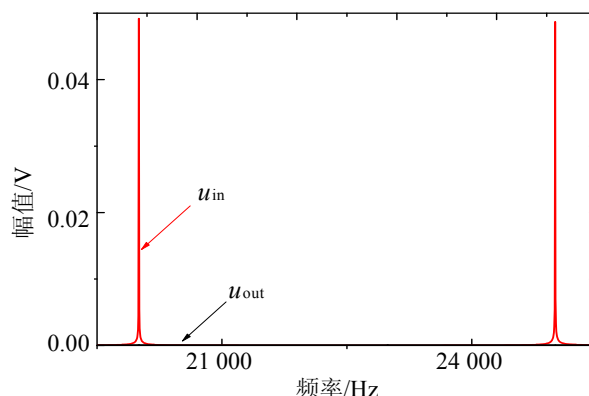
式(9)和(10)表明, 可通过注入控制信号改变忆容电路容值, 进而调整滤波器的截止频率, 改善滤波效果。为了量化分析忆容低通电路的滤波性能,

将忆容低通电路与一个普通π型 LC 滤波器 ($L=0.4\text{ H}$, $C=0.5\mu\text{F}$)进行对比。在 200 Hz 输入信号的基础上分别叠加 1 kHz , 1.5 kHz , 2 kHz , 2.5 kHz , 5 kHz , 10 kHz , 20 kHz 高频分量, 并计算输出信号基频和低频分量幅值, 结果如表 2 所示。



Time/s

(a)



频率/Hz

(b)

图6 π型LC滤波电路仿真测试

表 2 滤波器输出信号基频和高频分量幅值对比

频率	LC滤波器		LC _M 滤波器	
	基频	高频分量	基频	高频分量
1.0 kHz	0.2354V	$6.66 \times 10^{-3}\text{ V}$	0.2355V	$1.37 \times 10^{-3}\text{ V}$
1.5 kHz	0.2355V	$2.77 \times 10^{-3}\text{ V}$	0.2355V	$6.71 \times 10^{-4}\text{ V}$
2.0kHz	0.2355V	$1.48 \times 10^{-3}\text{ V}$	0.2355V	$3.46 \times 10^{-4}\text{ V}$
2.5kHz	0.2355V	$8.95 \times 10^{-4}\text{ V}$	0.2355V	$1.55 \times 10^{-4}\text{ V}$
5.0kHz	0.2355V	$1.40 \times 10^{-4}\text{ V}$	0.2355V	$7.42 \times 10^{-5}\text{ V}$
10 kHz	0.2355V	$4.25 \times 10^{-5}\text{ V}$	0.2355V	$3.78 \times 10^{-5}\text{ V}$
20 kHz	0.2355V	$1.34 \times 10^{-5}\text{ V}$	0.2355V	$1.26 \times 10^{-5}\text{ V}$

可见, 两滤波电路输出信号基频幅值保持在 0.2355 V (不同的采样频率下计算结果略有差别)。

当叠加频率靠近滤波截止频率时, 忆容滤波器具有更好的滤波效果。叠加频率 $1\sim 2$ kHz时, LC_M 高频分量幅值约为传统 LC 的 $1/5$ 。当叠加频远大于截止频率时, 忆容滤波和传统滤波效果相当。对于传统低通滤波器, 当输入信号所含谐波分量的频率接近其截止频率时, 为了获得更好的滤波效果, 需要从硬件上进行参数调整(如加大滤波电容), 耗时耗力。而采用忆容器作为滤波器, 可利用外加控制信号或忆容器对输入信号的反应能力, 直接改变截止频率, 更加方便快捷。

4 结论

本文设计的电路只需普通的有源器件即可实现对悬浮型忆容器特性的模拟。由于不需要忆阻器支持且无接地限制, 电路模型的潜在应用范围更广。由忆容器构成的 π 型低通滤波电路, 可以实现对高频分量的滤除, 且在截止频率附近表现出优于传统滤波器的过滤能力。相对于传统电容器, 未来忆容器具有更小的体积和可调容抗, 由其构成的滤波电路必将展现出更广阔的应用空间。

参考文献:

- [1] Chua L O. Memristor – the missing circuit element [J]. IEEE Trans. on Circuit Theory (S0018-9324), 1971, CT-18(5): 507-519.
- [2] Strukov D B, Snider G S, Stewart D R, Williams R S. The missing memristor found [J]. Nature (S0028-0836), 2008, 453(7191): 80-83.
- [3] Di Ventra M, Pershin Y V, Chua L O. Circuit elements with memory: memristors, memcapacitors and meminductors [J]. Proc. IEEE (S0018-9219), 2009, 97(10): 1717-1724.
- [4] Biolek D, Biolek Z, Biolkova V. Behavioral modeling of memcapacitor [J]. Radioengineering (S1210-2512), 2011, 20(1): 228-233.
- [5] Biolek D, Biolek Z, Biolkova V. SPICE modeling of memcapacitor [J]. Electron. Lett. (S0013-5194), 2010, 46(7): 520-522.
- [6] Biolek D, Biolkova V, Kolka Z. Mutators simulating memcapacitors and meminductors [C]// IEEE Asia-Pacific Conf. on Circuit. Syst. (APCCAS), 2010. USA: IEEE, 2010: 800-803.
- [7] Pershin Y V, Di Ventra M. Memristive circuits simulate memcapacitors and meminductors [J]. Electron. Lett. (S0013-5194), 2010, 46(7): 517-518.
- [8] Biolek D, Biolkova V. Mutator for transforming memristor into memcapacitor [J]. Electron. Lett. (S0013-5194), 2010, 46(21): 1428-1429.
- [9] Wang X Y, Fitch AL, Iu HHC, Qi WG. Design of a memcapacitor emulator based on a memristor [J]. Phys. Lett. A (S0375-9601), 2012, 376(4): 394-399.
- [10] Pershin Y V, Di Ventra M. Emulation of floating memcapacitors and meminductors using current conveyors [J]. Electron Lett. (S0013-5194), 2011, 47(4): 243-244.
- [11] Yu D S, Liang Y, Chen H, Iu H H C. Design of a practical memcapacitor emulator without grounded restriction [J]. IEEE Trans. Circuits Syst. II, Express Briefs (S1549-7747), 2013, 60(4): 207-211.
- [12] Ascoli A, Tetzlaff R, Corinto F, Mirchev M, Gilli M. Memristor based filtering applications [C]// 14th Latin American Test Workshop (LATW), 2013. Cordoba: IEEE, 2013: 1-6.
- [13] Wizenberg R, Khiat A, Berdan R, Papavassiliou C, Prodromakis T. Applications of solid-state memristors in tunable filters [C]// International Symposium on Circuits and Systems (ISCAS), 2014. Melbourne VI, USA: IEEE, 2014: 2269-2272.
- [14] Driscoll T, Quinn J, Klein S, Kim HT, Kim BJ, Pershin YV, Ventra MD, Basov DN. Memristive adaptive filters [J]. Applied Physics Letters (S0003-6951), 2010, 97(9): 093502-3.
- [15] 李军, 贾新章. PSpice子电路模型的创建 [J]. 微电子学, 2004, 34(3): 291-294.